

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表平9-510797

(43) 公表日 平成9年(1997)10月28日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I
G 0 2 F 1/136	5 0 0	7709-2K	G 0 2 F 1/136 5 0 0
H 0 1 L 21/336		9449-4M	H 0 1 L 29/78 6 1 2 Z
29/786			

審査請求 未請求 予備審査請求 有 (全 43 頁)

(21) 出願番号 特願平7-524726
 (86) (22) 出願日 平成7年(1995)3月17日
 (85) 翻訳文提出日 平成8年(1996)9月24日
 (86) 国際出願番号 PCT/US95/03365
 (87) 国際公開番号 WO95/25983
 (87) 国際公開日 平成7年(1995)9月28日
 (31) 優先権主張番号 08/215, 555
 (32) 優先日 1994年3月21日
 (33) 優先権主張国 米国 (US)
 (81) 指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), CA, JP, US

(71) 出願人 コビン・コーポレーション
 アメリカ合衆国マサチューセッツ州02780ト
 ーントン・マイルズスタンデイツシユプ
 ルバード695
 (72) 発明者 ザブラツキー, ポール・エム
 アメリカ合衆国マサチューセッツ州02062ノ
 ーウッド・ビーチストリート25
 (72) 発明者 ブ, ドウイーファチ
 アメリカ合衆国マサチューセッツ州02780ト
 ーントン・ベイスストリート1559・アパート
 メント54
 (74) 代理人 弁理士 小田島 平吉

最終頁に続く

(54) 【発明の名称】 アクティブ・マトリックス・ピクセル電極の製造方法

(57) 【要約】

本発明はアクティブ・マトリックス・ディスプレイ用のピクセル電極(44)を製造する方法に関し、この方法は、絶縁基板上に位置するケイ素薄膜(10)にトランジスタ回路の配列を形成させそしてこのアクティブ・マトリックス回路を光学的に透過性を示す基板(24)上に移すことを含む。このアクティブ・マトリックス回路を移すに先立ってカラーフィルター要素の配列を形成させることができ、これを該ディスプレイの光源と該ピクセル電極の配列の間に整列させることでカラーディスプレイを得ることができる。

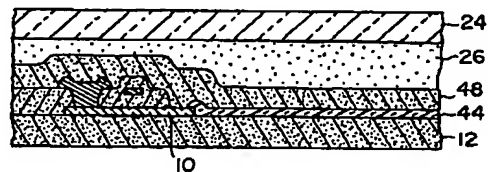


FIG. 2D

【特許請求の範囲】

1. アクティブ・マトリックス・ディスプレイを製造する方法であって、
第一基板上の半導体層を用いてトランジスタ回路の配列を形成させ、この半導体層にピクセル電極領域を限定する開口部を持たせ、
該ピクセル電極領域の各々にピクセル電極の配列を形成させ、各ピクセル電極を該トランジスタ回路の1つに電気連結させ、そして
このトランジスタ回路の配列およびピクセル電極の配列を該第一基板から第二基板上に移す、
ことを含む方法。
2. ケイ素基板上に二酸化ケイ素の薄層を形成させることで第一絶縁基板を作り出しそしてこの二酸化ケイ素上に単結晶ケイ素を含む半導体層を作り出すことを更に含む請求の範囲第1項の方法。
3. 該移す段階が該ピクセル電極とトランジスタ回路の配列を光透過性基板に接着させることを更に含む請求の範囲第2項の方法。
4. アクティブ・マトリックスを該基板から取り外す目的で該ケイ素基板のエッチングを行うことを更に含み、ここで、その薄層絶縁層が光透過性を示す請求の範囲第3項の方法。
5. 該ピクセル電極上にカラーフィルター配列を形成させることを更に含む請求の範囲第1項の方法。
6. 該カラーフィルター形成段階が各ピクセル電極上にポリイミドフィルムを形成させそしてこのポリイミドフィルムを熱処理することを含む請求の範囲第5項の方法。
7. 該ピクセル電極形成段階が金属酸化物または金属窒化物の領域を生じさせることを含む請求の範囲第1項の方法。
8. 該ピクセル電極形成段階が酸化インジウム錫の領域を生じさせることを含む請求の範囲第1項の方法。
9. アクティブ・マトリックス・ディスプレイの製造方法であって、
絶縁層および第一基板上に半導体層を形成させ、

この半導体層を用いてトランジスタ回路の配列を形成させ、

このトランジスタ回路の配列および該絶縁層を該第一基板から第二基板上に移し、そして

該絶縁層を貫いて伸びるピクセル電極開口部の配列を限定させるように該絶縁層の一部を除去する、
ことを含む方法。

10. 単結晶ケイ素を用いて半導体層を形成させ、ピクセル電極領域を限定させるように該単結晶ケイ素の一部を除去し、そして該第一基板上に該絶縁基板層を形成させることを更に含むが、この第一基板の形成が、ケイ素基板上に二酸化ケイ素の薄層を形成させることを含む請求の範囲第9項の方法。

11. 該移す段階が該トランジスタ回路の配列を光透過性基板に接着させることを更に含みそして該除去段階の後に該開口部の配列内にピクセル電極の配列を形成させる請求の範囲第10項の方法。

12. アクティブ・マトリックスを該基板から取り外す目的で該ケイ素基板のエッチングを行うことを更に含み、ここで、その薄層絶縁層が光透過性を示す請求の範囲第11項の方法。

13. 該ピクセル電極領域上にカラーフィルター配列を形成させることを更に含む請求の範囲第9項の方法。

14. 該カラーフィルター形成段階が各ピクセル電極上にポリイミドフィルムを形成させそしてこのポリイミドフィルムを熱処理することを含む請求の範囲第13項の方法。

15. アクティブ・マトリックス液晶ディスプレイであって、
絶縁層上の平面に広がる半導体層を用いて形成させたトランジスタ回路の配列、
該絶縁層領域上の該半導体層面に位置させたピクセル電極の配列、および

該ピクセル電極の配列と対電極の間に位置する液晶材料、
を含むアクティブ・マトリックス液晶ディスプレイ。

16. 該半導体層が単結晶ケイ素を含んでいてピクセル電極領域を限定する開口部の配列を有しそして該絶縁層が二酸化ケイ素の薄層を含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

17. 該ピクセル電極とトランジスタ回路の配列を光透過性基板に接着させる接着剤を更に含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

18. 該ピクセル電極上にカラーフィルター配列を更に含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

19. 各ピクセル電極上の該カラーフィルター配列がポリイミドフィルムを含む請求の範囲第18項のアクティブ・マトリックス液晶ディスプレイ。

20. 各ピクセル電極が金属酸化物または金属窒化物を含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

21. 各ピクセル電極が酸化インジウム錫の領域を含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

22. アクティブ・マトリックス・液晶ディスプレイであって、
平面に広がる絶縁層上の半導体層を用いて形成させたトランジスタ回路の配列、
各々が該絶縁層の平面に位置していてトランジスタ回路に導電接触しているピクセル電極の配列、
該ピクセル電極の配列と対電極の間に位置する液晶材料、
を含むアクティブ・マトリックス液晶ディスプレイ。

23. 該半導体層が単結晶ケイ素を含んでいてピクセル電極領域を限定する開口部を有しそして該絶縁層が二酸化ケイ素薄層を含んでいて該ピクセル電極領域に相当する開口部を有する請求の範囲第22項のアクティブ・マトリックス液晶ディスプレイ。

24. 各ピクセル電極と一緒に整列しているポリイミドフィルムを各々が含有するカラーフィルター配列を更に含む請求の範囲第22項のアクティブ・マトリックス液晶ディスプレイ。

25. 各ピクセル電極が半導体の酸化物を含む請求の範囲第22項のアクティブ・マトリックス液晶ディスプレイ。

26. 各ピクセル電極が酸化インジウム錫の領域を含む請求の範囲第22項のアクティブ・マトリックス液晶ディスプレイ。

【発明の詳細な説明】**アクティブ・マトリックス・ピクセル電極の製造方法****関連出願**

本出願は、1992年9月11日付けで提出した米国特許連続番号07/944,207の一部継続出願である1993年9月10日付けで提出した国際出願番号PCT/US93/08601の一部継続出願であり、上記出願の内容は引用することによって本明細書に組み入れられる。

発明の背景

高品質画像を作り出す目的で液晶または電界発光材料を利用したアクティブ・マトリックス・ディスプレイ (active matrix displays) が開発されている。このようなディスプレイはブラウン管 (CRT) 技術に取って代わりそしてより明確なテレビ画像を与えると期待されている。大規模な高品質液晶ディスプレイ (LCD) に向かうルートで最も期待されているルートは、例えば薄層トランジスタ (TFT) をLCDピクセルと一緒に共局在化させるアクティブマトリックスのアプローチである。このTFTを用いたアクティブ・マトリックスのアプローチが有する主要な利点は、ピクセル間のクロストーク (crosstalk) がなくなることと、グレースケール (grey scale) が優れることであり、これはTFTに適合性を示すLCDを用いることで達成可能である。

LCDを利用した平板ディスプレイには一般に下記の異なる5層が含まれる：白色光源、ピクセルを形成させるように回路パネル（これにTFTが配列している）の1つの側に取り付けた第一偏光フィルター、ピ

クセルを形成させるように配列させた少なくとも3原色を含むフィルタープレート、そして最後に第二偏光フィルター。この回路パネルとフィルタープレートの間の容積に液晶材料が充填されている。この材料は、フィルタープレートに張り付けられているアース (ground) と回路パネルの間に位置する材料を横切って電場がかけられた時、この材料中で偏光を変化させる。従って、上記液晶材料は、ディスプレイの個々のピクセルを「入」 (turn on) にすると光が

第二偏光フィルターを透過するように、この材料の中を透過する光を調整する。

平板ディスプレイに要求される大面積に渡ってTFTを形成させる主要なアプローチは、大面積の光起電装置で以前に開発された非晶質ケイ素の使用を伴っていた。TFTのアプローチは実現可能であることが確認されてはいるが、非晶質ケイ素を用いると、特定のパネル性能面が悪化する。例えば、非晶質ケイ素のTFTは、電子の可動性が低い（これは非晶質材料に固有である）ことが原因で、大面積ディスプレイに必要とされる周波数応答が不足する。従って、非晶質ケイ素を用いると表示速度が制限され、そしてまた、この表示を推進するに必要な高速論理（fast logic）にとっても不適切である。

このような非晶質ケイ素の制限が原因となる他の代替材料には、多結晶性ケイ素またはレーザー再結晶化ケイ素が含まれる。このような材料では、既にガラス上に位置するケイ素が用いられていることから制限があり、一般に、さらなる回路加工が低温に制限される。

従って、望まれる速度を持たせてパネルディスプレイのピクセル各々に高品質のTFT、ドライバー回路（driver circuit）および電極を作り出す製造が容易で費用が低い方法が求められている。

発明の要約

本発明は、単結晶または本質的に単結晶のケイ素の薄層を利用したパネルディスプレイおよび上記ディスプレイの製造方法に関し、ここでは、上記薄層に、このディスプレイの各ピクセルを制御するトランジスタを加工する。透過ディスプレイ、例えば液晶投射ディスプレイの製造或はまた電界発光（EL）ディスプレイを含む放射ディスプレイの製造で本方法を用い、上記ディスプレイは両方とも頭部装着型ディスプレイを含む種々の用途で使用可能である。

好適な態様では、上記薄層またはトランジスタ配列を光学的に透過性を示す基板、例えばガラスまたは透明プラスチックなどの上に移す。この「移す」過程は、典型的に、接着剤を用いて透明な基板を該回路に付着させそして絶縁体上ケイ素（silicon-on-insulator）（SOI）構造物（この上に該回路を含むSOI構造物を形成させる）からその半導体基板を取り外すことを

伴う。この態様では、LCDの各ピクセルを作動させる薄層トランジスタのピクセル・マトリックス配列を形成させる目的で単結晶ケイ素薄層を用いる。パネルディスプレイを作動させるに非常に適切なCMOS回路を、上記トランジスタを形成させた同じ薄層材料内に形成させることができる。ワイヤーおよびワイヤー結合を用いる必要なく薄層金属被覆技術を用いて上記回路をマトリックス配列に完全に相互連結させることができる。

透明な導電性材料、例えば酸化インジウム錫または他の金属酸化物、例えば二酸化チタンまたは酸化亜鉛などを用いて、該アクティブ・マトリックス・ディスプレイ内にピクセル電極を作り出す。導電性窒化物、例えば窒化アルミニウムなどもまた使用可能である。好適な特定態様で

は、該回路を透明な基板上に移すに先立って、上記電極を形成させることができる。また、他の好適な態様では、アクティブ・マトリックス回路を透明な基板上に移した後にピクセル電極を形成させることができる。後者の態様では、絶縁層〔この上にトランジスタ回路を形成させてピクセル電極をそれらの個々のスイッチング (switching) トランジスタに導電連結させる〕を貫くバイア (vias) を形成させる。これによりまた該電極をトランジスタ回路上に作り出すことが可能になる。

本発明の別の好適な態様は、カラーディスプレイの製造でカラーフィルター要素を形成させることを含む。このカラーフィルター要素を、好適には移すに先立って形成させる、従って絶縁層の、ピクセル電極が位置する側と同じ側に形成させるか、或は別法として、絶縁層の、ピクセル電極が位置する側の反対側に形成させるか、或は3番目の別法として、該回路を基板上に移す前の光学透過性基板上に形成させる。このカラーフィルター要素にポリイミドの青色、緑色および赤色領域を含めるか或は他の適切に色付けした材料を含めてもよく、これらを、結果として生じるディスプレイデバイス内のピクセル電極配列と一緒に整列する模様で形成させる。また、シアン、マゼンタおよびイエロー顔料を有するカラーフィルター要素を用いて減色ディスプレイを製造することも可能である。

カラーフィルターシステムでこのような構造を用いると、カラーフィルター要

素をピクセル電極に密着させて位置させることが可能になる。光があまり平行でなくそしてピクセルのサイズが小さい、即ちピッチが10ミクロンから100ミクロン、好適には10ミクロンから30ミクロンの範囲である透過システムで、一定のピクセル電極から隣接するピ

クセルのフィルター要素を通る光が軸から離れて伝播する度合を低くするには、フィルター要素と相当するピクセル電極の間の距離を最小限にするのが望ましい。本システムでは、カラーフィルター要素をピクセル電極材料上に直接位置させるか、或は別法として、ピクセル電極からの距離が1-10ミクロンの範囲、好適には1-4ミクロンの範囲内にカラーフィルター要素を位置させる。

図の簡単な説明

図1A-1Dは、好適なアクティブ・マトリックス液晶ディスプレイ製造方法の製造手順を示す。

図2A-2Dは、アクティブ・マトリックスディスプレイのピクセル電極を製造する工程順を示す。

図3は、液晶ディスプレイの場合のピクセル電極に接触する接触子の別の好適な態様を示す。

図4A-4Dは、アクティブ・マトリックスディスプレイのピクセル電極を製造する別の好適な方法を示す。

図5は、本発明の好適な態様の断面図を示し、ここでは、トランジスタの接触子が伸びてピクセル電極に接触している。

図6A-6Dは、ピクセル電極材料を半導体源またはドレーン(drain)領域に直接接触させる工程手順を示す。

図7は、ピクセル電極に接触するトランジスタ接触子が絶縁層を貫通するバイアを満たしている断面図である。

図8A-8Dは、アクティブ・マトリックス回路を移した後にピクセル電極を形成させる工程手順を示す。

図9A-9Dは、移した後にピクセル電極領域を規定するように絶縁

層の領域を除去する工程手順を示す。

図 10 A-10 B は、移した後にピクセル電極を形成させる別の好適な方法を示す。

図 11 A-11 B は、二酸化チタンピクセル電極を作り出す方法を説明する。

図 12 A-12 E は、アクティブ・マトリックス回路上にカラーフィルター要素を形成させる工程手順を示す。

図 13 A-13 C は、液晶ディスプレイの場合の光透過性基板上にカラーフィルターシステムを形成させる工程手順を示す。

図 14 A-14 C は、絶縁層の相対する側にカラーフィルターシステムとピクセル電極を形成させる工程手順を示す。

図 15 は、部分的に組み立てたディスプレイデバイスの断面図であり、ここでは、トランジスタ回路上に電極を形成させる。

図 16 は、模様化したピクセル電極の好適な態様を示す上面図である。

図 17 は、模様化したピクセル電極の別の好適な態様を示す上面図である。

図 18 は、模様化したピクセル電極の別の好適な態様を示す上面図である。

好適な態様の詳細な説明

本発明の好適な態様を図 1 A-1 D の工程流れ手順で説明する。米国特許第 5,206,749 号（この内容は引用することによって本明細書に組み入れられる）に詳述されているように、単結晶ケイ素薄層に電子ディスプレイのアクティブ・マトリックス回路を形成させてこれをのガラス基板上に移すことでディスプレイを製造することができる。図

1 A において、ケイ素基板 8（次の図では明確さの目的で示していない）上に位置する絶縁層上の単結晶ケイ素薄層 10 を用いて、アクティブ・マトリックス回路内にトランジスタ 14 を成形させる。ピクセル電極を形成させるべき領域、即ち回路の領域 15 にケイ素エッチングを受けさせることで、その下に位置する酸化物を露出させ、そして図 1 B に示すように、その後、その露出させた酸化物上またはその上に透明な導電性ピクセル電極 20 を形成させ、この付着させた電極の一部はトランジスタ側壁 16 の上方に伸びてトランジスタ 14 の接触金属被覆

18に至る。次に、このデバイス全体の上に不動態化層22（図1C）を形成させた後、これを図1Dに示すように光学的に透明な基板24に移す。米国特許第5,256,562号（この内容は引用することによって本明細書に組み入れられる）に詳述されている如き透明な接着剤26を用いてこの回路を基板24にしっかりと固定する。次に、この複合構造物32を対電極30と偏光要素（示していない）に付着させた後、酸化層12と対電極30の間に生じる空洞の中に液晶材料28を挿入する。

この上に示した方法はいくつかの利点を与え、このような利点には、米国特許第5,206,749号に記述されている如きケイ素ピクセルを用いると起こる光学透過率損失が低下すると同時に、他の加工要求に適合する信頼できる装置を高収率で製造しようとする時に用いる必要がある工程段階の数が最小になることが含まれる。

本発明の別の好適な態様を図2A-2Dの工程手順で説明する。図1Aに示すように、単結晶ケイ素層10の一部を用いてトランジスタ40の配列を生じさせる。この態様ではデータライン金属被覆42のみを生じさせる。図2Bに示すように、トランジスタ40の単結晶ケイ素の一

部にマスクを付けて各ピクセル電極のケイ素領域を除去することで、その下に位置する酸化物12を露出させる。このマスク（示していない）を取り外した後、酸化インジウム錫（ITO）などの如き透明な導電性電極44を付着させて、接触領域46を単結晶ケイ素に直接接触させる。次に、図2Cに示すように、上記回路上に低温酸化物48を作り出すことで不動態化させた後、図2Dに示すように、上記デバイスをガラスまたはプラスチック基板24の上に移すが、ここでは、接着剤26を用いて上記アクティブ・マトリックス回路を上記基板24に接着させる。

冒頭で組み入れた米国特許第5,206,749号に記述されているように、移す前に、絶縁体上ケイ素（SOI）構造を有する単結晶ケイ素材料内にアクティブ・マトリックス・トランジスタ回路を形成させる。このSOI構造物は数多くの技術で製造可能であり、この技術には、単結晶ケイ素基板（明確にする目的

で本図には示していない)上に生じさせた二酸化ケイ素層に付着させた非単結晶ケイ素の再結晶化が含まれる。このケイ素または他の半導体基板は、上記回路を透明な基板24に接着させた後、エッチングで除去可能である。他のSOI構造物製造方法もまた使用可能であり、このような方法には、2枚のウェハーを接着剤で接着させそして1枚のウェハーを重ねて薄層を形成させた後この薄層をガラス上に移す方法、或は別法として、ケイ素ウェハーに酸素を吹き込むことによる方法が含まれる。

図3に、トランジスタ50にピクセル電極を連結させる様式を示し、ここでは、第二金属被覆52を用いて透明な導電性ピクセル材料54をトランジスタ電極金属被覆56に連結させる。

透過性ピクセル電極を製造するに好適な別の態様を図4A-4Dの工

程手順で説明する。図4Aに、ピクセル電極領域62からケイ素を除去した後のトランジスタ60回路の断面図を示す。図4Bでは、ピクセル電極を製造する前に低温酸化物層64を付着させる。図4Cでは、不動態化層を切断(66)して、ピクセル電極用のトランジスタ金属被覆を露出させると共にピクセル電極領域62を露出させる。次に、図4Dに示すように、ピクセル電極領域および不動態化層の一部を覆うようにかつその露出しているトランジスタ金属被覆に接触させて、透過性で導電性のピクセル電極68を形成させる。ELディスプレイ製造で用いるに有効なトランジスタ領域全部または一部を電極68で覆ってもよい。

透明な導電性ピクセル電極を製造する好適な別の方法を図5に示す。この態様では、トランジスタ70へのピクセル電極金属被覆72がトランジスタ回路領域を越えて伸びてその露出している酸化物12上またはその上に到達している。この透明なピクセル電極材料74はオフセット接触領域76内で該金属被覆に接触している。このピクセル電極材料74を付着させた後に不動態化層(示していない)を形成させる。本明細書の以下に考察するように、本明細書に記述する上記態様および他の態様では、上記ピクセル電極の上に電界発光材料および/またはカラーフィルター要素を作り出すことができ、そして望まれるならば、その結果として生じるディスプレイ回路を第二基板上に移すことができる。

別の好適な態様を図6A-6Dの工程順で示す。この態様では、図6Aに示すように、データライン金属被覆で回路80を調製する。酸化物層81を貫いて単結晶ケイ素材料に至るバイア82を開ける(図6B)。次に、ピクセル電極材料を付着させる目的で、スパッターエッチ(sputter etch)か、塩化パラジウムまたは塩化白金を用いたケ

イ素の表面処理(84)か、或は別法としてニッケル薄層を付着させることにより、上記マトリックス内の各トランジスタ回路のバイア開口部を調製する。このピクセル電極材料86(本実施例ではITOである)を、そのバイアで露出させたケイ素の調製表面上もしくはその上に加工した後(図6C)、不動態化層88を付着させる(図6D)。

図7に、付着させた金属プラグまたは接触フィルター90でバイアを満たす以外は図6A-6Dで製造したのと同様な態様を示す。このフィルターは無電解メッキしたニッケルであってもよいか、或は他のトランジスタ接触子の形成から独立した段階でタングステンなどの如き金属を化学蒸着させることでこのフィルターを形成させることも可能である。これに続いて、フィルター90、トランジスタ側壁およびピクセル電極領域上またはその上に、ITO電極92を付着させて模様化する。この過程では、データライン金属被覆で用いた材料とは異なる材料をピクセル電極接触子で用いることができる。これにより、ITO電極材料への導電率が改良される。

本発明の好適なさらなる態様は、アクティブ・マトリックス回路を透明な基板上に移しそして絶縁体の裏側(単結晶ケイ素薄層が存在)を露出させた後にアクティブ・マトリックス・ピクセル電極を形成させる過程を伴う。この態様を説明する工程順を図8A-8Dに示す。トランスファー基板(transfer substrate)を用いてはいるが明確さの目的でこれを本図に示さないことを特記する。この過程では、移すアクティブ・マトリックス回路を図8Aに示すように調製する。図8Bに示すように、絶縁体12を貫くバイア102を生じさせることでトランジスタ回路内のケイ素接触領域104を露出させる。また8Bに

示すように、必要に応じて、上述した如く露出させたケイ素表面の処理106を行うことができる。次に、透明な導電性電極材料108を付着させて模様化することにより、バイア102を通してトランジスタ回路に至る電気接触子を形成させると同時にピクセル電極を形成させる(図8C)。図8Dに示すように、導電性を改良する目的で、電極材料108と接触領域104の間に追加的金属層110または他の導電性材料を加工してもよい。層110はまたトランジスタ回路の1つの側の不透明な光遮蔽層として働き得る。また、米国特許第5,256,562号(この内容は引用することによってこの上で本明細書に組み入れた)に詳述されている様式に類似した様式で、上記回路の2番目の側面に光遮蔽領域120を個別に生じさせることも可能である。

本発明の別の好適な態様を図9A-9Eに関連させて説明する。移す回路20を図9Aに示す。絶縁体領域210を除去して絶縁層内にピクセル電極領域を規定する開口部を生じさせる。図9Bに示すバイア230で接触領域215を規定する。図9Cでは、その露出させたピクセル電極領域220から単結晶ケイ素を除去し、そして図9Dに示すように、トランジスタ回路に至るバイア230を任意に処理(240)してもよい。次に、図9Eに示すように、このバイア230およびピクセル電極領域220内に透明なピクセル電極材料250を加工する。このデバイスは、この時点で、この上に記述した如き最終ディスプレイ製造を行う準備が出来ている。

図10A-10Bに示すさらなる態様は単結晶ケイ素層の一部300を露出させることを伴い、ここでは、図9Bに示す段階でトランジスタ回路を形成させ、そしてケイ素除去中その回路部分にマスクを付けるこ

とで図10Aに示す構造物を生じさせる。図10Bに示すようにして透明な導電性電極310を形成させ、そしてこれを接触領域300の所で上記トランジスタ回路に直接接触させてもよい、或はこの上に記述したように、接触子形成前にその露出させたケイ素を処理してもよい。また、不動態化層(示していない)を更に加えてピクセル電極310を覆うことで電気絶縁体を与えそしてピクセル領域を平らにしてもよい(planarization)。

透過ディスプレイでは、ピクセル領域を小さくすればするほど、より適切な光学特性を有しかつより高い抵抗を示す金属酸化物を用いることが可能になる。99%の透過率を示す金属酸化物、例えば酸化亜鉛、酸化チタンおよび酸化錫などが示す固有抵抗はITOが示す固有抵抗の10-1000倍であり得るが、ITOではなくそのような材料を用いることが可能になる。二酸化チタンピクセル電極の製造を図11A-11Bに示す。この過程または他の金属酸化物もしくは金属窒化物を用いた過程は、トランジスタ製造後または製造中にピクセル電極を製造することに関して本明細書の別の部分に記述した如何なる方法でも利用可能である。この過程では、絶縁体345で分離されている2つの電極層330、340を生じさせる。第一層330はアース面として働き、これを液晶材料360の相対する側上に位置する電極350に電気連結させる。このような構造にすると、ピクセル要素を作動させるピクセル電極340の電気絶縁性が改良される。相互接続子348を用いて、電極330が占める領域外に位置する領域内で電極340をトランジスタに連結させる。カラーフィルターもこのような態様で同様に使用可能である。

図12A-12Eにカラーフィルターシステムを製造するに好適な別

の工程流れ順を示し、これは、例えば透過ディスプレイ、放射ディスプレイ、頭部装着型ディスプレイまたは投射ディスプレイなどで制限なしに使用可能である。このカラーフィルターは特にポリイミドカラーフィルターである。より具体的には、例示するカラーフィルターはBrewer Science, Inc. Rolla、ミズリー州から入手可能なPic Green 02ポリイミドフィルター材料である。青色および赤色フィルター材料もまた同じ給源から入手可能であり、本明細書の以下に記述する処理順と実質的に同じ処理順で使用する。本明細書の別の部分に記述するように、通常の半導体写真製版および処理方法に匹敵する他の色分離および選択技術も使用可能である。

図12Aに示すように、電極412とトランジスタ414を備えたピクセル要素410を絶縁層415上に形成させる。図12Bに示すように、このピクセル要素410の上に任意に窒化物層420を形成させてもよい。次に、この窒化物

層420上に任意に接着促進剤（示していない）を被覆して焼き付けてもよい。この接着促進剤は、またBrewer Science, Inc. が供給しているAPX K-1であつてもよく、ここでは、これを5000RPMで回転させてウェハーの上に付着させた後、オープン内でこの焼き付けを行うことができる。しかしながら、好適な態様では接着促進剤を用いない。

1000-4000rpmの速度で90秒間回転させて、ポリイミド、例えばPic Green 02などの層を該回路上に付着させる。その結果として生じる構造物を図12Cに示す。このポリイミド層430の厚さは約0.5から5ミクロンである。好適な態様におけるポリイミド層430の厚さは約1から2ミクロンである。次に、例えばホットプ

レートなどを用いて、この構造物に溶媒除去用焼き付けを120℃で60秒間受けさせる。この溶媒除去用焼き付けの個々の条件は決定的でないことを注目すべきである。次に、この構造物にホットプレートを用いた2番目の、即ち「ベータ」焼き付けを175℃で真空接触させた状態で90秒間受けさせる。このベータ焼き付けで現像処理特性が制限されることから、このベータ焼き付け段階では温度を均一にすることが重要である。

図12Dに示すように、上記構造物にフォトレジストパターン440を取り付ける。ポジ型フォトレジストをマスク（示していない）で覆い、焼き付けを行った後、通常線量の1.5から2倍の線量で紫外光450に露光させる。次に、標準的な現像液を用いて上記パターンを40秒間現像する。この現像液は、好適には金属イオンが入っている現像液、例えばShipely MF-312などである。このフォトレジストと一緒にポリイミド430を現像する。次に、この構造物を水で濯いだ後、窒素または綺麗な圧縮空気で乾燥させる。

次に、炭素を基とする市販溶媒、例えばBrewer Science, Inc. から入手可能なSafestripなどを上記構造物の上に回転させて付着させることにより、フォトレジスト440を除去する。次に、その結果として生じるカラーフィルター構造物435（図12Eに示す）を200℃から280℃のオープン内で1時間焼き付けして硬化させる。好適な態様における焼き付け温

度は230℃である。

赤色および青色カラーフィルターに関しても上記過程を繰り返すことにより、フルカラー液晶ディスプレイまたはELディスプレイを得る。カラーフィルター要素のサイズに依存した必要に応じて回転速度および

焼き付け温度を変える。このカラーフィルター要素が完成した後、窒化ケイ素、オキシ窒化ケイ素または酸化ケイ素の層を用いて、その結果として生じた構造物をカプセル封じする。このカプセル封じおよび平板化ではまた光学的に透明なポリイミド層を用いることも可能である。次に、製造すべきディスプレイの種類に応じて、この上に記述した手順に従い、上記回路を第二基板上に移してもよい。

別の好適な態様では赤色、青色および緑色のポリイミド類を用い、これらに感光材料を組み込む。この態様では、このポリイミド類を付着させ、露光させた後、現像を行う。このような過程を利用する場合、フォトレジストを用いる必要はない。別の好適な態様では、ネガ型フォトレジスト材料を用いたフィルター製造方法を利用してカラーフィルター要素の配列を生じさせる。

ネガ型レジスト材料内に顔料を分散させた後、これをフィルムとして取り付けることにより、各ピクセル電極上に第一カラーフィルターを形成させる。このような色付きのネガ型フォトレジスト材料は商業的に入手可能である。このフィルムの一部を露光させる。このフィルムの残りの部分を露光させないようにマスク（示していない）を付ける。このフィルムの露光部分を光の存在下で現像することにより、第一カラーフィルター要素を生じさせる。このフィルムの現像されなかった部分を除去することにより、各ピクセル電極に隣接した第一カラーフィルター要素のパターンを残す。この第一カラーフィルター要素と同様な様式で第二および第三カラーフィルター要素も生じさせる。

任意に、不透明（または黒色）要素のマトリックス配列を各ピクセル電極のトランジスタ領域の上またはそれに隣接した部分と同様にインタ

ープライズスペース（interprise spaces）の上に形成させてもよい。各不透明要素は光を吸収する働きをし、均一な背景を与える。

他の好適な態様では、カラー写真現像方法（ここでは、各色でカラーカプラー含有現像液を用いる）を適用することにより、アクティブ・マトリックス回路に隣接させてカラーフィルター配列を形成させる。

このアクティブ・マトリックスの各ピクセル電極に隣接させて黒色および白色のハロゲン化銀エマルジョン層を形成させる。ハロゲン化銀エマルジョンを利用したカラーフィルター要素の形成は米国特許第4,400,454号で詳細に再吟味可能である。このアクティブ・マトリックスの上に絶縁層、例えば SiO_2 層などを形成させ、これを模様化して、各ピクセル電極に隣接するエマルジョン層部分を露出させる。このエマルジョン層部分を露光させることで銀粒子を生じさせる。この露光させたエマルジョン層領域の各々にカラーカプラーを含有する第一現像液を添加する。このようにして、その後、第一カラーの染料を各領域に生じさせる。次に、各領域を漂白または再ハロゲン化することで銀を除去する。

次に、各ピクセルに隣接する未露光ハロゲン化銀エマルジョン層電極部分を、上記アクティブ・マトリックス上に形成させた模様付き絶縁層に光を通して露光させる。このエマルジョン層の各露光領域に2番目のカラーカプラー含有現像液を添加することで、各領域に第二カラーの染料を生じさせる。次に、各領域を漂白または再ハロゲン化することで銀を除去する。

次に、上記ピクセル電極に隣接する残りの未露光ハロゲン化銀エマル

ジョン層部分を、模様付き絶縁層に光を通して露光させる。このエマルジョン層の各露光領域に3番目のカラーカプラー含有現像液を添加することで、各領域に第三カラーの染料を生じさせる。次に、各領域を漂白または再ハロゲン化することで銀を除去する。上記絶縁層を除去した後、上記エマルジョン層内に残存する如何なるハロゲン化銀も定着で除去する。このようにして、各ピクセル電極に隣接させてカラーフィルター要素の配列を形成させる。

別法として、染料現像剤を含有する現像液を用いたカラー写真現像方法を適用することで、カラーフィルター配列を生じさせることができる。これを達成するには、カラーカプラーを含有する現像液の代わりに染料現像剤を含有する現像液を用いて上記過程を実施する。次に、本図に記述する如き処理を行った後、この

生じさせたカラーフィルター要素と一緒に薄層を移し、必要に応じて、最終ディスプレイ製造を行う前にさらなる処理を行ってもよい。

この上に示した手順では、移す前の回路ウエハー上にカラーフィルターを直接位置させる方法を用いる。これにより、収差が最小限になり、そしてより小さいピクセルサイズを用いる場合特に困難であり得る機械的配列を行う必要がなくなる。代替態様は、透過液晶ディスプレイにおいて、図13A-13Cの工程手順に示すようにトランスファー基板、例えばガラス基板500などの1つの側にカラーフィルターシステムを取り付ける態様である。色付きピクセルを形成させる処理は同じである。形成させた緑色フィルター要素510を図13Aに示す。次に、図13Bに示すように青色および赤色フィルター要素を形成させた後、ピクセル電極と一緒に回路を整列させてカラーフィルター基板500上に移し、

そしてカラーフィルター要素を接着剤540で接着させる。整列後、これらの片をUV硬化型接着剤粘着、機械的張り付けまたはレーザースポット粘着で適当な位置に固定した後、オーブンで焼き付けることにより、トランスファー接着剤上で完全に硬化させる。この方法に従って製造した液晶ディスプレイを図13Cの断面図で示し、この図では、厚さが約1-5ミクロンの薄い接着剤層540により、ピクセル電極550、560とこれに関連して配列するカラーフィルター要素510、520とは離れている。トランジスタ580は、各ピクセルの所の液晶材料590を通過する光の透過率を調節するように、該電極を作動させる。

図14A-14Cでは、トランジスタ100を成形させた後であるが移す前にカラーフィルター要素600を形成させそして絶縁体12（図14A）の相対する側にピクセル電極を形成させる以外は図8A-8Dに示したのと同様な方法を説明する。図14Bに、接着剤610を用いて基板620上に移しそしてトランジスタ接触子104を露出させた後の構造を示す。図14Cに、絶縁体12の相対する側に電極108を形成させた後のデバイスを示す。本明細書の上に記述した種々の方法を用いて上記絶縁体12の相対する側に電極108を形成させることができる。

実際の状況では、ディスプレイの解像度を高めようとするにつれて、図15に

示すように電極とトランジスタを個別層に形成させることの要求が高くなるであろう。示すように、絶縁層715上にトランジスタ回路714を形成させる。このトランジスタの上に絶縁体720を付着させる。この絶縁体720または接着剤の上に電極712を形成させる。絶縁体層720を貫く相互連結子713により、電極712をトランジ

スタ回路714に相互連結させる。このようにして、積み重なった電極712とトランジスタ回路714を有するピクセル要素をピクセルの配列で作り出すことができる。次に、1992年9月11日付けで提出した米国特許連続番号07/943,896（これは引用することによって本明細書に組み入れられる）および本明細書の別の所に記述した如き、白色蛍光層とカラーフィルター要素を用いたELスタック（stack）730を、電極712の上に加工するが、この加工をモノリシック加工（monolithic fabrication）で行うか、或は予め加工したELスタック730の上に移して配列させるか、或は液晶ディスプレイの中に組み込むことで行う。

図16-18は、平板ディスプレイのアクティブ・マトリックスに関する3つの好適な態様の模様化したピクセル電極の上面図である。この態様では、SOI構造物内のケイ素材料領域を除去することで各電極内にパターンを形成させる。この電極パターンは図16に示す如きチェッカーボード模様（ここでは、孤立した正方形の配列が除去されている）、図17および18に示す如き線形グリッド、じゃ文岩形状、或は各ピクセル電極を通る透過率の損失を低くするに適切な開口部幾何構造を持たせた他の形態であってもよい。図16に示す如き個々のピクセル電極810は、最初、単結晶ケイ素の固体層を含む。しかしながら、ケイ素の領域820を除去しそしてケイ素領域815を残すようにこの構成要素を加工する。図17に示すように、その結果として生じるピクセル電極830はグリッドに類似している。開口領域835の幅（W1）は1-6ミクロンの範囲であり、そして電極材料片840の幅（W2）は約1-6ミクロンの範囲である。好適な態様では、除去した領域835をピ

クセル電極830に8-10個存在させる。図17の領域835および片840の幅は両方とも約2.5ミクロンである。図18では、ピクセル電極850に除去した領域または開口部860と電極材料片870が存在しており、その幅は両方とも約3ミクロンである。

上記グリッドは各ピクセル電極を貫通する開口部を与えており、それによって干渉効果が低下しかつまたピクセル材料が原因となる反射、吸収および散乱が低下することにより、光の透過が改良される。グリッド形状のピクセルが有する1つの利点は、アクティブ・マトリックスを通る光の透過率が向上する結果として表示画像がより明るくなることである。もう1つの利点は、グリッド形状のピクセルを用いると単結晶ケイ素層の厚み変動が最小限になることである。厚み変動するとこれが光吸収または干渉の原因になることでアクティブ・マトリックスを通る光の透過率が低下する。厚みの変動を最小限にすることで表示画像をより明るくすることができる。

相当物

本発明の好適な態様を言及することで本発明を詳細に示しかつ説明してきたが、本分野の技術者は、添付請求の範囲で規定する如き本発明の精神および範囲から逸脱しない限りそれに関して形態および詳細を種々に変化させることができることを理解するであろう。

【図1】

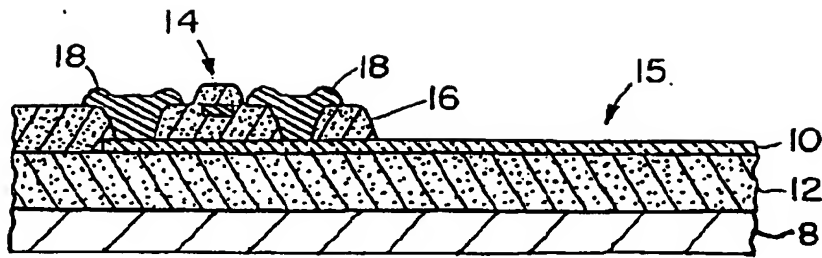


FIG. 1A

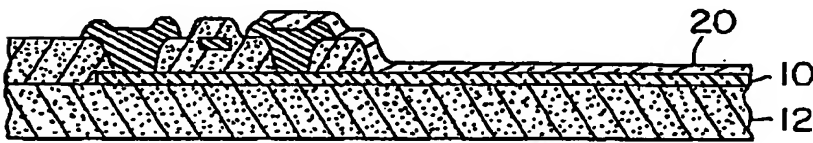


FIG. 1B

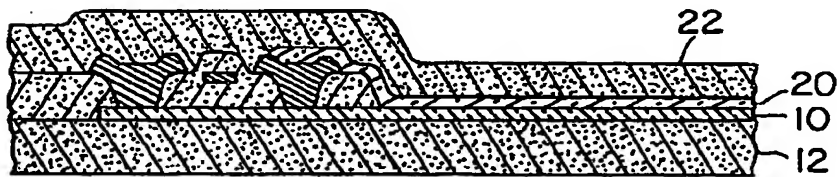


FIG. 1C

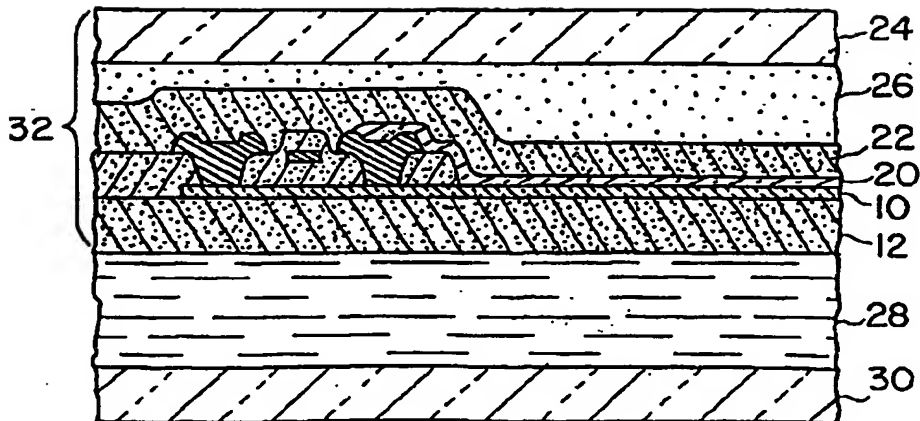


FIG. 1D

【図2】

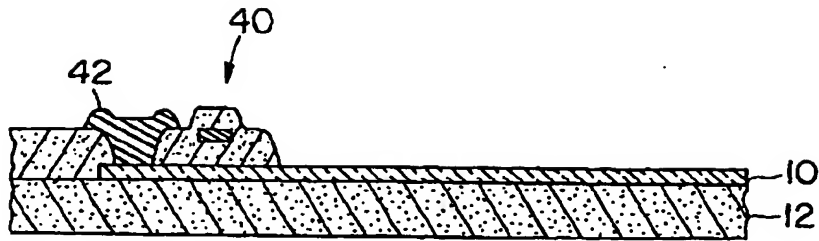


FIG. 2A

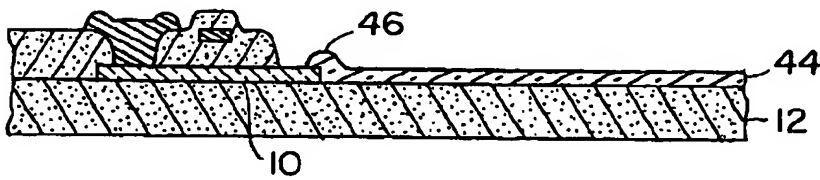


FIG. 2B

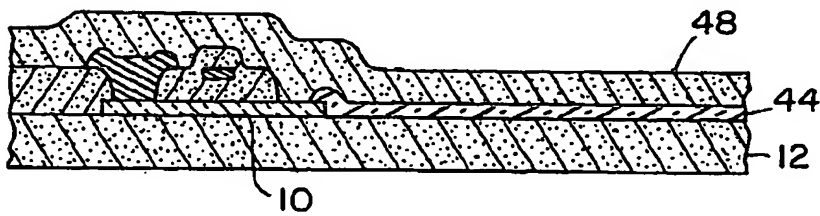


FIG. 2C

【図2D】

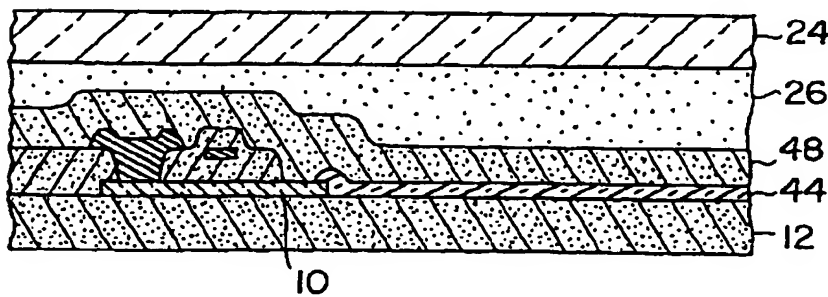


FIG. 2D

【図 3】

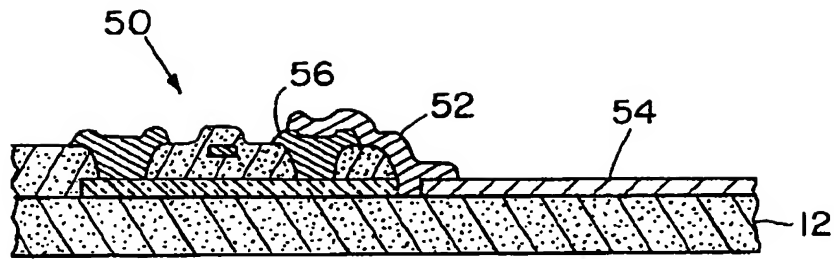


FIG. 3

【図 5】

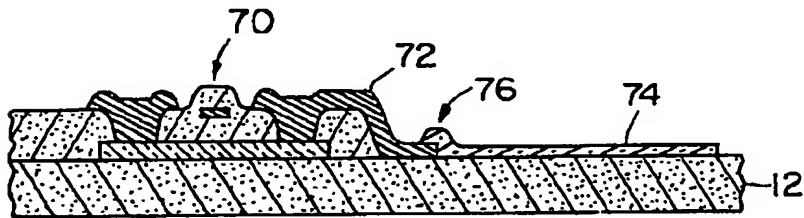


FIG. 5

【図 7】

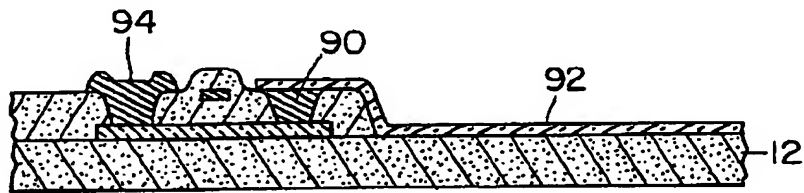


FIG. 7

【図4】

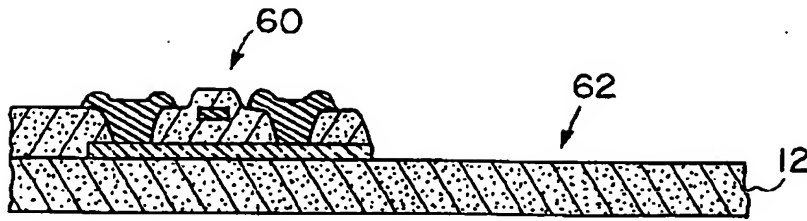


FIG. 4A

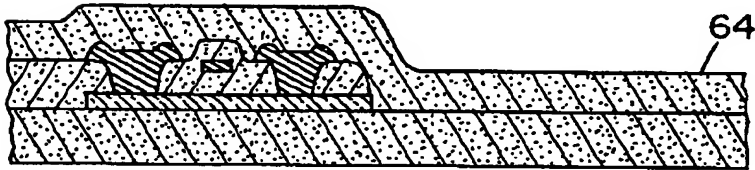


FIG. 4B

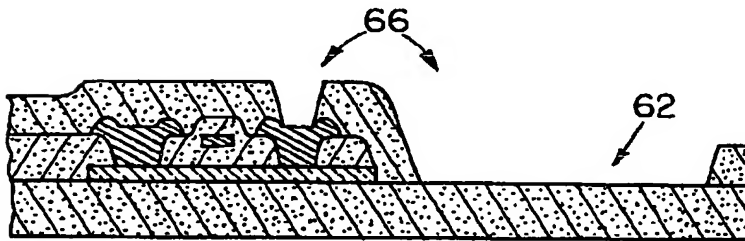


FIG. 4C

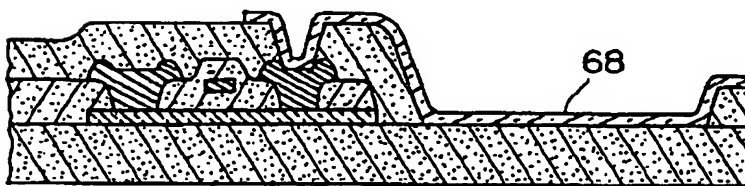


FIG. 4D

【図6】

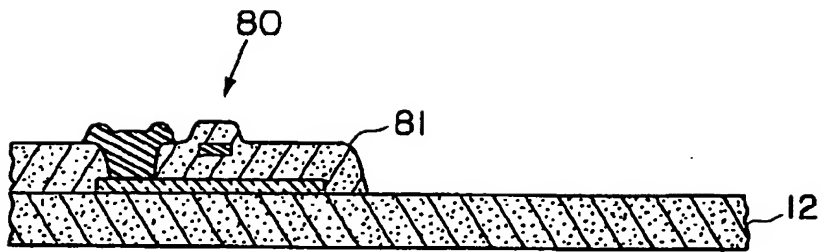


FIG. 6A

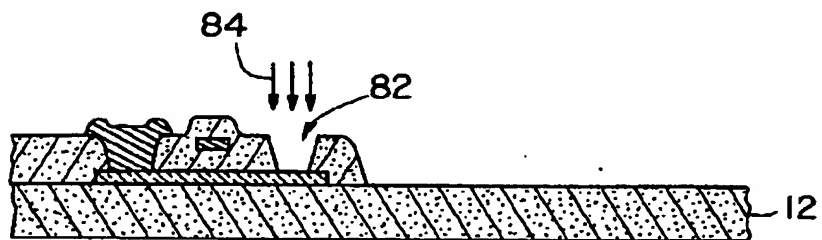


FIG. 6B

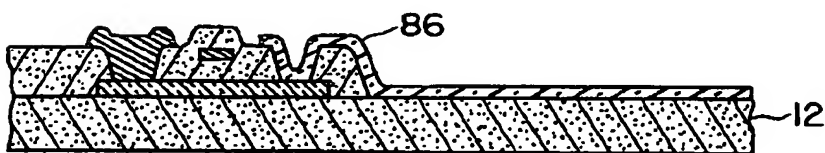


FIG. 6C

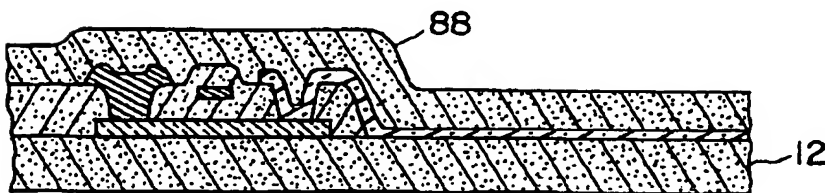


FIG. 6D

【図 8】

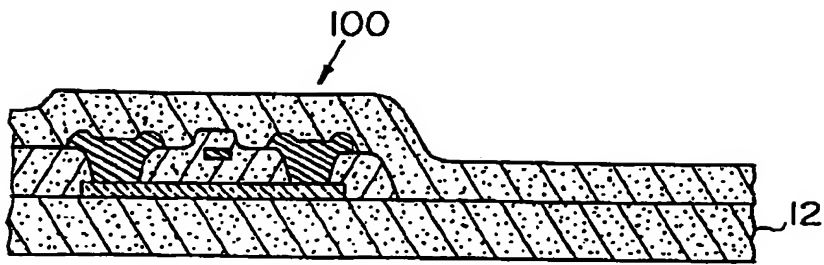


FIG. 8A

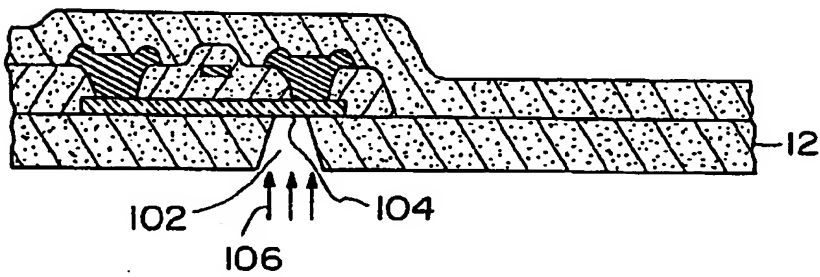


FIG. 8B

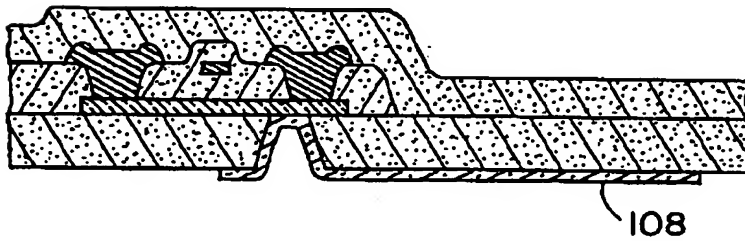


FIG. 8C

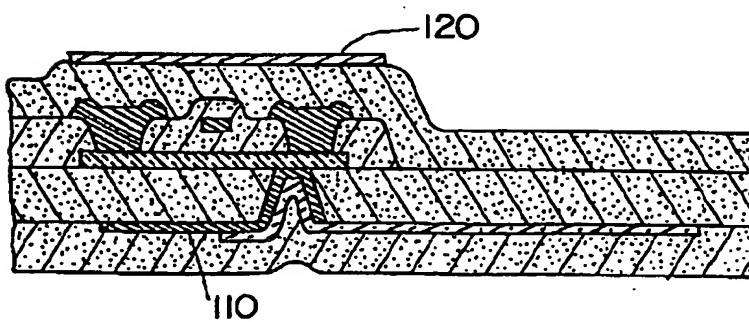


FIG. 8D

【図 9】

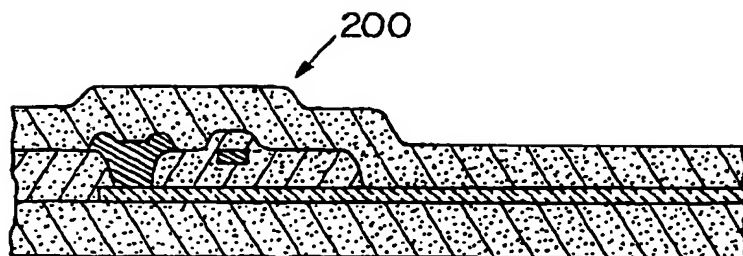


FIG. 9A

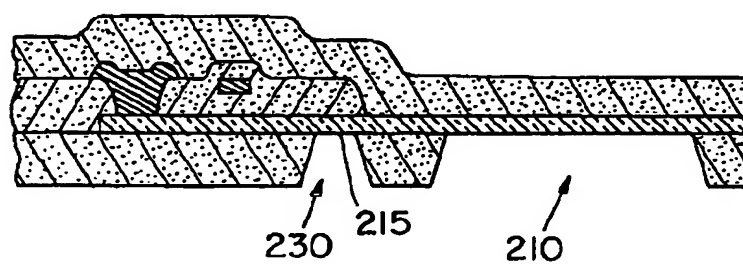


FIG. 9B

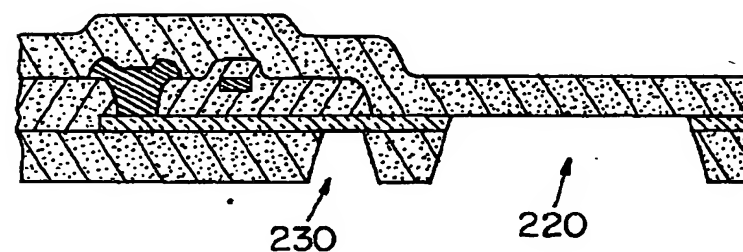


FIG. 9C

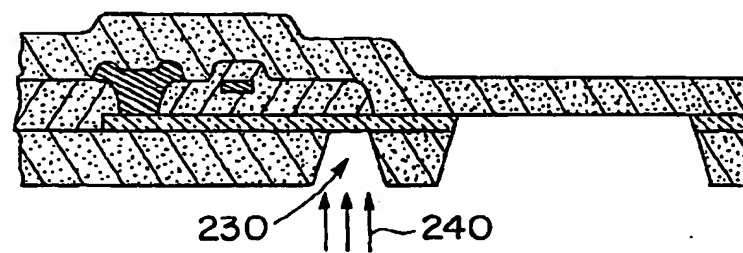


FIG. 9D

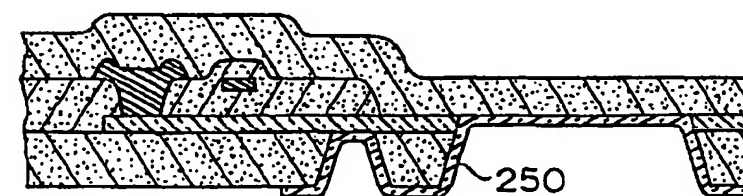


FIG. 9E

【図 10】

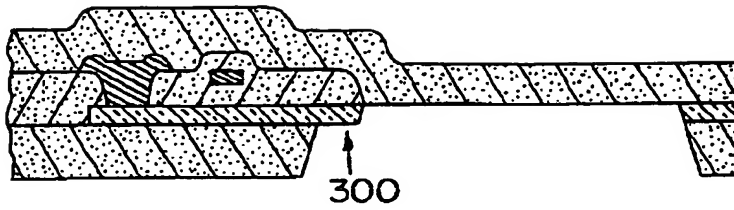


FIG. 10A

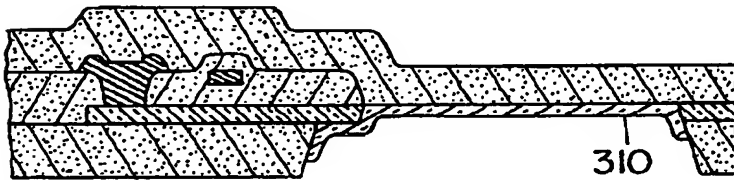


FIG. 10B

【図 11】

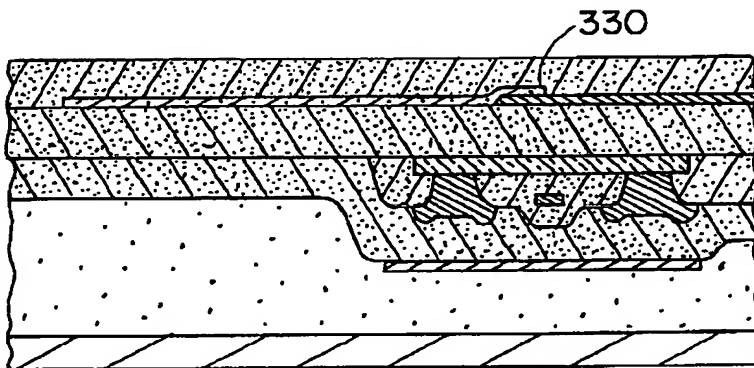


FIG. 11A

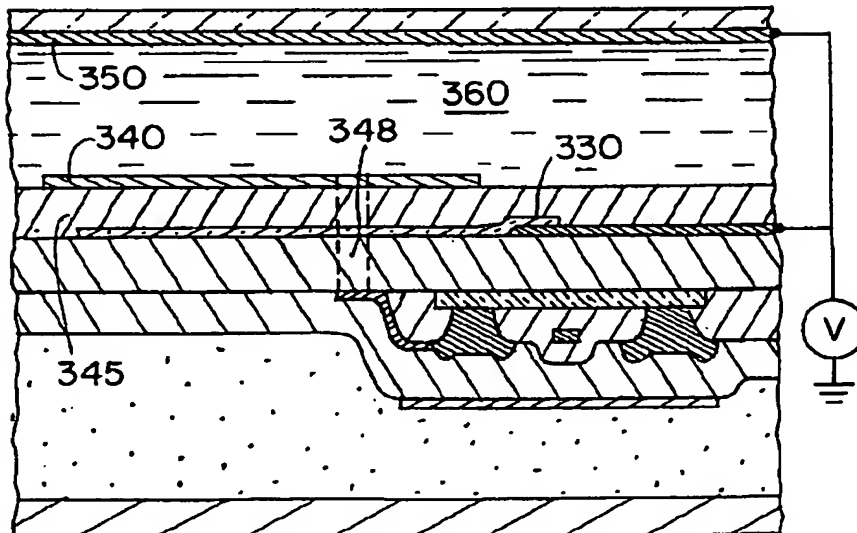


FIG. 11B

【図12】

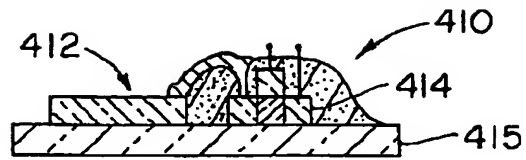


FIG. 12A

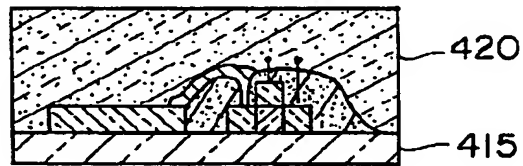


FIG. 12B

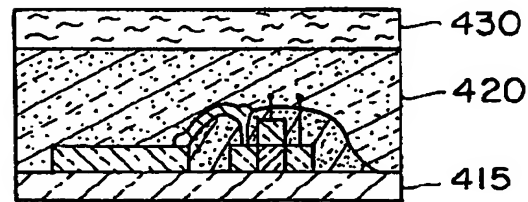


FIG. 12C

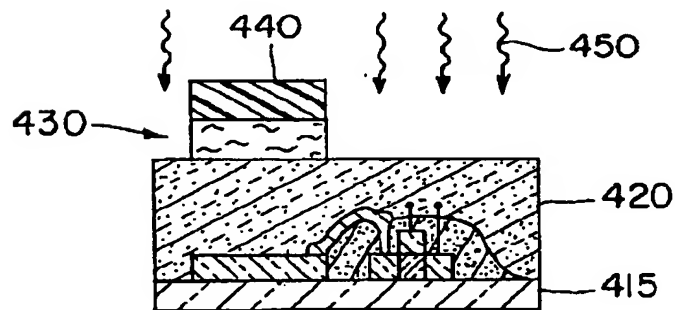


FIG. 12D

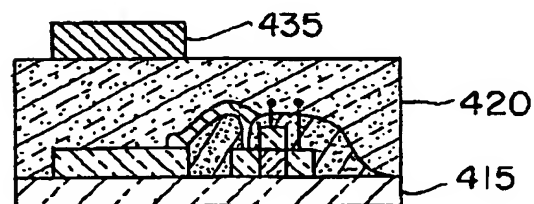


FIG. 12E

【図13】

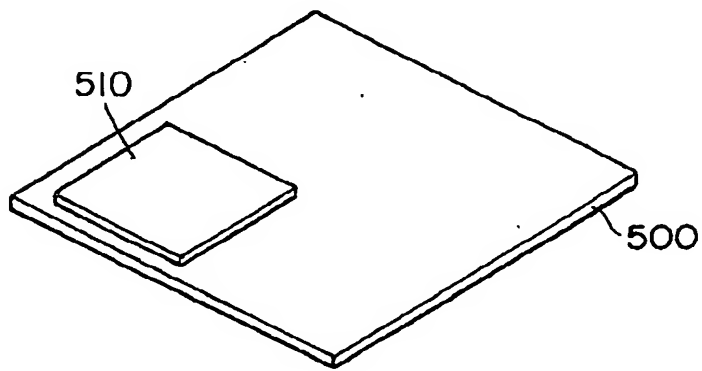


FIG. 13A

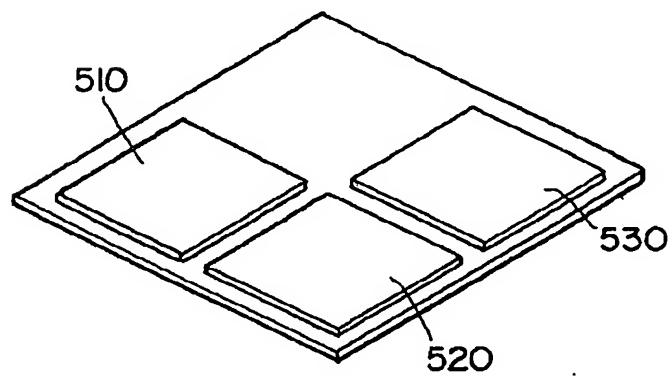


FIG. 13B

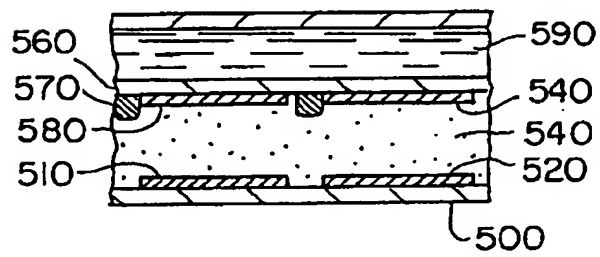


FIG. 13C

【図14】

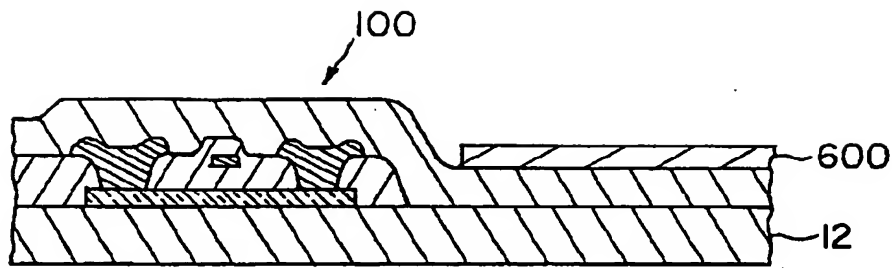


FIG. 14A

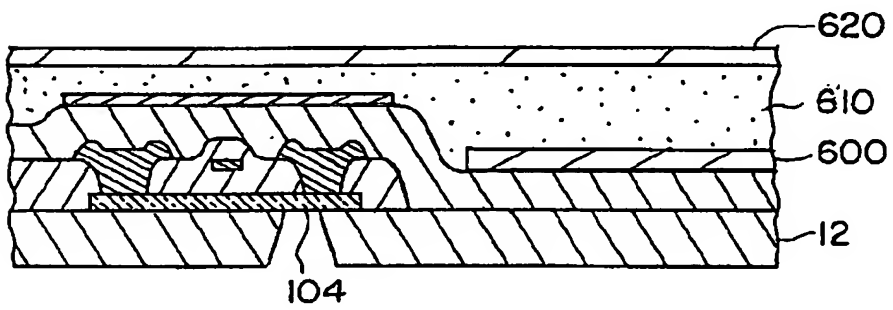


FIG. 14B

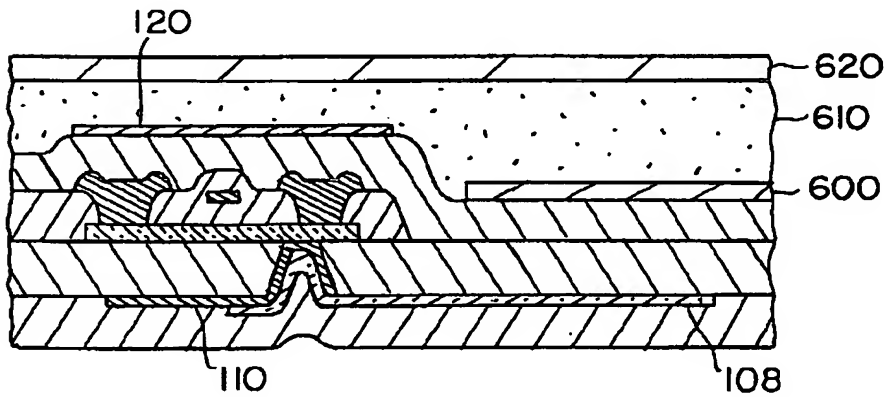


FIG. 14C

【図15】

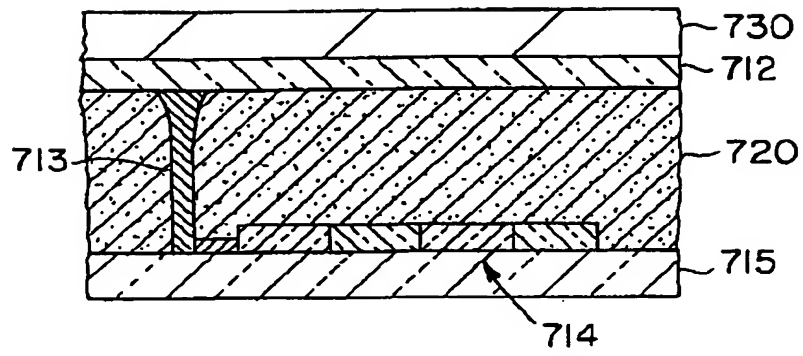


FIG. 15

【図16】

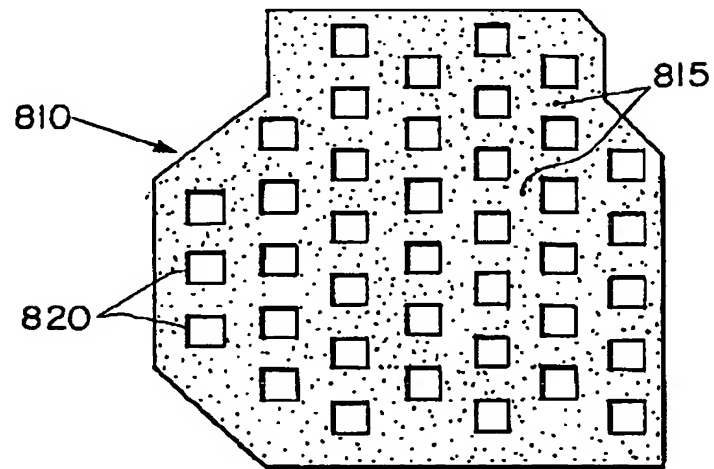


FIG. 16

【図17】

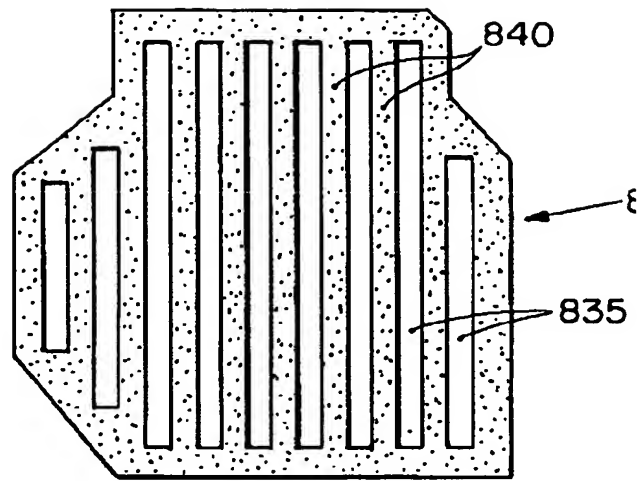


FIG. 17

【図18】

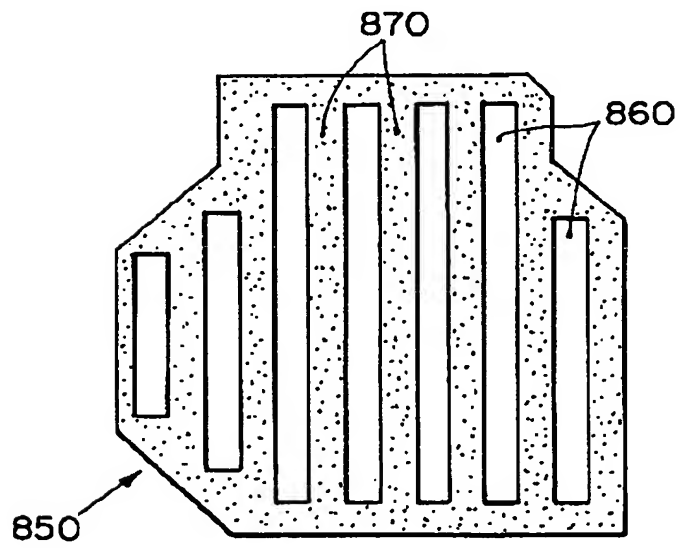


FIG. 18

【手続補正書】特許法第184条の8

【提出日】1996年4月3日

【補正内容】

請求の範囲

1. アクティブ・マトリックス・ディスプレイを製造する方法であって、
第一基板上の半導体層を用いてトランジスタ回路の配列を形成させ、この半導体層にピクセル電極領域を規定する開口部を持たせ、

該ピクセル電極領域の各々にピクセル電極の配列を形成させ、各ピクセル電極を該トランジスタ回路の1つに電気連結させ、

該トランジスタ回路上に絶縁層を形成させ、

該トランジスタ回路および絶縁層各々の上に光遮蔽材料を形成させ、そして

該トランジスタ回路の配列、光遮蔽材料およびピクセル電極の配列を該第一基板から第二基板上に移す、
ことを含む方法。

2. ケイ素基板上に二酸化ケイ素の薄層を形成させることで第一絶縁基板を作り出しそしてこの二酸化ケイ素上に単結晶ケイ素を含む半導体層を作り出すことを更に含む請求の範囲第1項の方法。

3. 該移す段階が該ピクセル電極とトランジスタ回路の配列を光透過性基板に接着させることを更に含む請求の範囲第2項の方法。

4. アクティブ・マトリックスを該基板から取り外す目的で該ケイ素基板のエッチングを行うことを更に含み、ここで、その絶縁二酸化ケイ素の薄層が光透過性を示す請求の範囲第3項の方法。

5. 該ピクセル電極上にカラーフィルター配列を形成させることを更に含む請求の範囲第1項の方法。

6. 該カラーフィルター形成段階が各ピクセル電極上にポリイミド

フィルムを形成させそしてこのポリイミドフィルムを熱処理することを含む請求の範囲第5項の方法。

7. 該ピクセル電極形成段階が金属酸化物または金属窒化物の領域を生じさせることを含む請求の範囲第 1 項の方法。

8. 該ピクセル電極形成段階が酸化インジウム錫の領域を生じさせることを含む請求の範囲第 1 項の方法。

9. アクティブ・マトリックス・ディスプレイの製造方法であって、
絶縁層および第一基板上に半導体層を形成させ、
この半導体層を用いてトランジスタ回路の配列を形成させ、
このトランジスタ回路の配列および該絶縁層を該第一基板から第二基板上に移し、そして

該絶縁層を貫いて伸びるピクセル電極開口部の配列を形成するように該絶縁層の一部を除去する、
ことを含む方法。

10. 単結晶ケイ素を用いて半導体層を形成させ、ピクセル電極領域を規定させるように該単結晶ケイ素の一部を除去し、そして該第一基板上に該絶縁基板層を形成させることを更に含むが、この第一基板の形成が、ケイ素基板上に二酸化ケイ素の薄層を形成させることを含む請求の範囲第 9 項の方法。

11. 該移す段階が該トランジスタ回路の配列を光透過性基板に接着させることを更に含みそして該除去段階の後に該開口部の配列内にピクセル電極の配列を形成させる請求の範囲第 10 項の方法。

12. アクティブ・マトリックスを該基板から取り外す目的で該ケイ素基板のエッチングを行うことを更に含み、ここで、その薄層絶縁層

が光透過性を示す請求の範囲第 11 項の方法。

13. 該ピクセル電極領域上にカラーフィルター配列を形成させることを更に含む請求の範囲第 9 項の方法。

14. 該カラーフィルター形成段階が各ピクセル電極上にポリイミドフィルムを形成させそしてこのポリイミドフィルムを熱処理することを含む請求の範囲第 13 項の方法。

15. アクティブ・マトリックス液晶ディスプレイであって、

第一絶縁層上の平面に広がる半導体層を用いて形成させたトランジスタ回路の配列、

該第一絶縁層領域上の該半導体層面に位置させたピクセル電極の配列

、
該トランジスタ回路の配列上に広がる第二絶縁層、
該トランジスタ回路および該第二絶縁層各々の上に広がる光遮蔽材料、および

該ピクセル電極の配列と対電極の間に位置する液晶材料、
を含むアクティブ・マトリックス液晶ディスプレイ。

16. 該半導体層が単結晶ケイ素を含んでいてピクセル電極領域を規定する開口部の配列を有しそして該絶縁層が二酸化ケイ素の薄層を含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

17. 該ピクセル電極とトランジスタ回路の配列を光透過性基板に接着させる接着剤を更に含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

18. 該ピクセル電極上にカラーフィルター配列を更に含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

19. 各ピクセル電極上の該カラーフィルター配列がポリイミドフィルムを含む請求の範囲第18項のアクティブ・マトリックス液晶ディスプレイ。

20. 各ピクセル電極が金属酸化物または金属窒化物を含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

21. 各ピクセル電極が酸化インジウム錫の領域を含む請求の範囲第15項のアクティブ・マトリックス液晶ディスプレイ。

22. アクティブ・マトリックス・液晶ディスプレイであって、
平面に広がる絶縁層上の半導体層を用いて形成させたトランジスタ回路の配列、

各々が該絶縁層の平面に位置していてトランジスタ回路に導電接触しているピクセル電極の配列、

該ピクセル電極の配列と対電極の間に位置する液晶材料、を含むアクティブ・マトリックス液晶ディスプレイ。

23. 該半導体層が単結晶ケイ素を含んでいてピクセル電極領域を規定する開口部を有しそして該絶縁層が二酸化ケイ素薄層を含んでいて該ピクセル電極領域に相当する開口部を有する請求の範囲第22項のアクティブ・マトリックス液晶ディスプレイ。

24. 各ピクセル電極と一緒に整列しているポリイミドフィルムを各々が含有するカラーフィルター配列を更に含む請求の範囲第22項のアクティブ・マトリックス液晶ディスプレイ。

25. 各ピクセル電極が半導体の酸化物を含む請求の範囲第22項のアクティブ・マトリックス液晶ディスプレイ。

26. 各ピクセル電極が酸化インジウム錫の領域を含む請求の範囲

第22項のアクティブ・マトリックス液晶ディスプレイ。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

A. CLASSIFICATION OF SUBJECT MATTER IPC 6 G02F1/136		International Application No PCT/US 95/03365
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 6 G02F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP-A-0 486 318 (SEIKO INSTR INC) 20 May 1992	1-5
Y	see column 27, paragraph 2 - last paragraph; figures 19A-G see column 35, paragraph 2	6
Y	EP,A,0 248 905 (KYODO PRINTING) 16 December 1987 see abstract	6
X A	WO-A-92 12453 (KOPIN) 23 July 1992 see page 17, paragraph 1; claims; figures & US-A-5 206 749 cited in the application	15 1-4,9,22
-/-		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "&" document member of the same patent family		
Date of the actual completion of the international search 5 July 1995		Date of mailing of the international search report 19. 07. 95
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl, Fax (+ 31-70) 340-3016		Authorized officer Wongel, H

INTERNATIONAL SEARCH REPORT

International Application No
PCT/US 95/03365

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP-A-0 474 474 (SEIKO INSTR INC) 11 March 1992	15
A	see figures 44,45; examples 33,66 -----	1-3,5,8

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/US 95/03365

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP-A-0486318	20-05-92	JP-A- 5127190	25-05-93
		JP-A- 4262576	17-09-92
		JP-A- 4311929	04-11-92
		JP-A- 4313734	05-11-92
		JP-A- 4180675	26-06-92
		US-A- 5347154	13-09-94
EP-A-248905	16-12-87	JP-A- 61180202	12-08-86
		JP-A- 61180203	12-08-86
		AU-B- 575243	21-07-88
		AU-A- 5395886	26-08-86
		WO-A- 8604688	14-08-86
		US-A- 5176971	05-01-93
WO-A-9212453	23-07-92	US-A- 4837098	06-06-89
		US-A- 5206749	27-04-93
		EP-A- 0565588	20-10-93
		JP-T- 6504139	12-05-94
		US-A- 5396304	07-03-95
		US-A- 5376979	27-12-94
		US-A- 5377031	27-12-94
		US-A- 5362671	08-11-94
		US-A- 5258320	02-11-93
		US-A- 5317236	31-05-94
		US-A- 5258325	02-11-93
		US-A- 5317436	31-05-94
		US-A- 5376561	27-12-94
		US-A- 5256562	26-10-93
EP-A-0474474	11-03-92	US-A- 5331149	19-07-94
		JP-A- 4115230	16-04-92
		JP-A- 4362924	15-12-92
		JP-A- 4115231	16-04-92
		JP-A- 4115232	16-04-92
		JP-A- 4116623	17-04-92
		JP-A- 4128717	30-04-92
		JP-A- 4133034	07-05-92
		JP-A- 4133035	07-05-92
		JP-A- 4133036	07-05-92
		JP-A- 4312967	04-11-92

Information on patent family members

PCT/US 95/03365

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP-A-0474474		CA-A- 2050736	06-03-92

・ フロントページの続き

- ・ (72)発明者 デイングル, ブレンダ
アメリカ合衆国マサチューセッツ州02048マ
ンスフィールド・ローンデイルロード142
- (72)発明者 ザブラツキー, マシユウ
アメリカ合衆国マサチューセッツ州02760ノ
ースアットルボロ・メイストリート580
- (72)発明者 スピッツァー, マーク・ビー
アメリカ合衆国マサチューセッツ州02067シ
ヤロン・ミンクトラツブレイン 5

【公報種別】特許法第17条第1項及び特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成14年8月20日(2002.8.20)

【公表番号】特表平9-510797

【公表日】平成9年10月28日(1997.10.28)

【年通号数】

【出願番号】特願平7-524726

【国際特許分類第7版】

G02F 1/136 500

H01L 21/336

29/786

【FI】

G02F 1/136 500

H01L 29/78 612 Z

手続補正書

平成14年3月12日

特許庁長官 及川 耕造 殿

1. 事件の表示

平成7年特許願第524726号

2. 補正をする者

事件との関係 特許出願人

名称 コビン・コーポレーション

3. 代理人

住所 〒107 0052 東京都港区赤坂1丁目9番15号

日本自転車会館

氏名 (6078) 弁理士 小田島 平 吉

電話 3585-2256



4. 補正命令の日付 なし

5. 補正の対象

請求の範囲

6. 補正の内容

(1) 請求の範囲の欄を別紙のとおりに訂正する。

以上

別紙

請求の範囲

「 1. アクティブ・マトリックス・ディスプレイの製造方法であって、
絶縁層および第一基板上に半導体層を形成させ、
この半導体層を用いてトランジスタ回路の配列を形成させ、
このトランジスタ回路の配列および該絶縁層を該第一基板から第二基
板上に移し、そして
該絶縁層を貫いて伸びるピクセル電極開口部の配列を形成するように
該絶縁層の一部を除去する、
ことを含む方法。

2. 単結晶ケイ素を用いて半導体層を形成させ、ピクセル電極領域を
規定させるように該単結晶ケイ素の一部を除去し、そして該第一基板上
に該絶縁基板層を形成させることを更に含むが、この第一基板の形成が、
ケイ素基板上に二酸化ケイ素の薄層を形成させることを含む請求の範囲
第1項の方法。

3. 該移す段階が該トランジスタ回路の配列を光透過性基板に接着さ
せることを更に含むそして該除去段階の後に該開口部の配列内にピクセ
ル電極の配列を形成させる請求の範囲第2項の方法。

4. アクティブ・マトリックスを該基板から取り外す目的で該ケイ素
基板のエッチングを行うことを更に含む、ここで、その薄層絶縁層が光
透過性を示す請求の範囲第3項の方法。

5. 該ピクセル電極領域上にカラーフィルター配列を形成させること
を更に含む請求の範囲第1項の方法。

8. 該カラーフィルター形成段階が各ピクセル電極上にポリイミドフィルムを形成させそしてこのポリイミドフィルムを熱処理することを含む請求の範囲第5項の方法。

7. アクティブ・マトリックス・液晶ディスプレイであって、
平面に広がる絶縁層上の半導体層を用いて形成させたトランジスタ回路の配列、

各々が該絶縁層の平面に位置してトランジスタ回路に導電接触しているピクセル電極の配列、

該ピクセル電極の配列と対電極の間に位置する液晶材料、
を含むアクティブ・マトリックス液晶ディスプレイ。

8. 該半導体層が単結晶ケイ素を含んでいてピクセル電極領域を規定する開口部を有しそして該絶縁層が二酸化ケイ素薄膜を含んでいて該ピクセル電極領域に相当する開口部を有する請求の範囲第7項のアクティブ・マトリックス液晶ディスプレイ。

9. 各ピクセル電極と一緒に整列しているポリイミドフィルムを各々が含有するカラーフィルター配列を更に含む請求の範囲第7項のアクティブ・マトリックス液晶ディスプレイ。

10. 各ピクセル電極が半導体の酸化物を含む請求の範囲第7項のアクティブ・マトリックス液晶ディスプレイ。

11. 各ピクセル電極が酸化インジウム錫の領域を含む請求の範囲第7項のアクティブ・マトリックス液晶ディスプレイ。』

以上